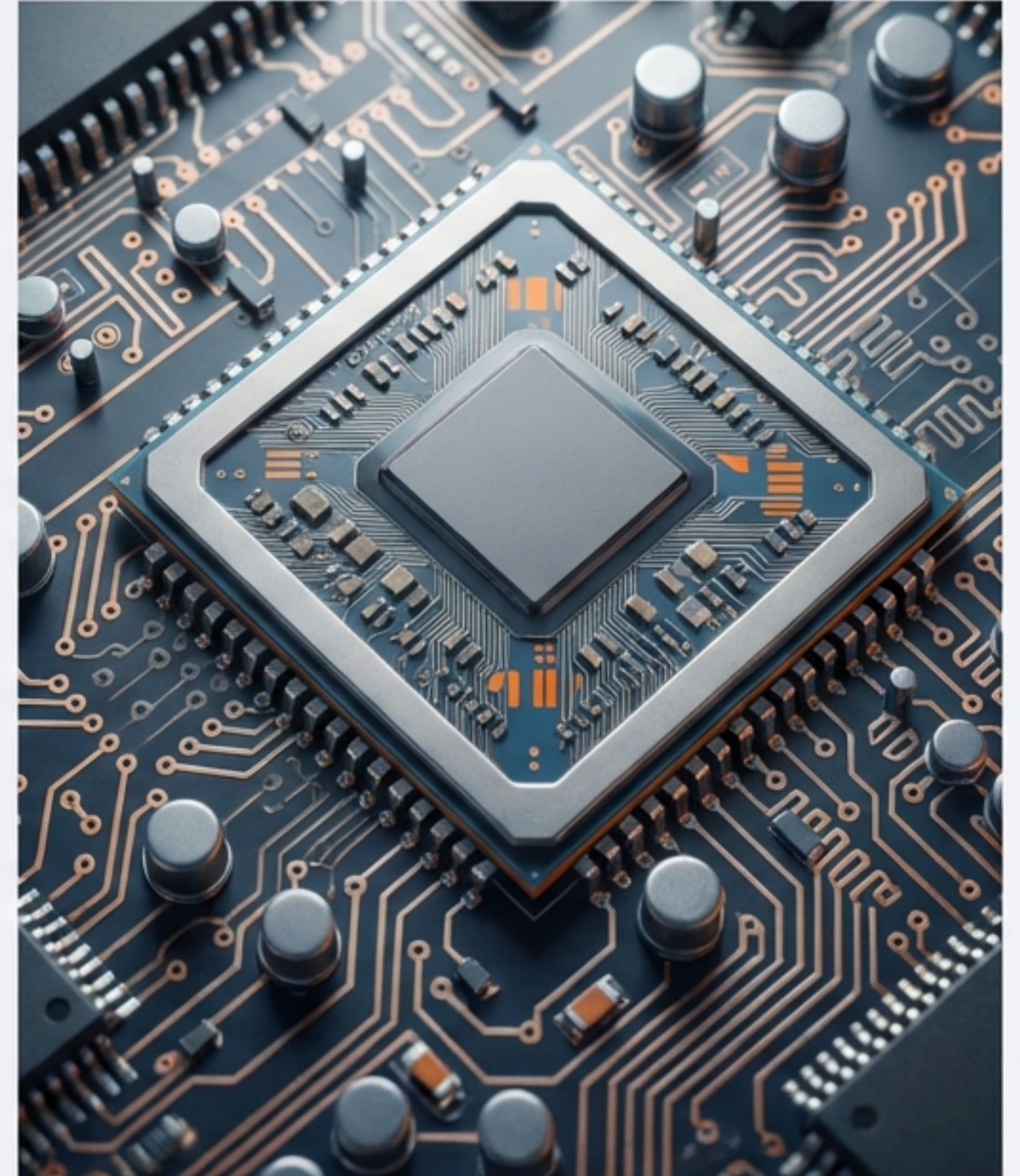


Fundamentos de Diseño Digital

Del Concepto al Circuito:
Dominando la arquitectura lógica
y el Álgebra de Boole

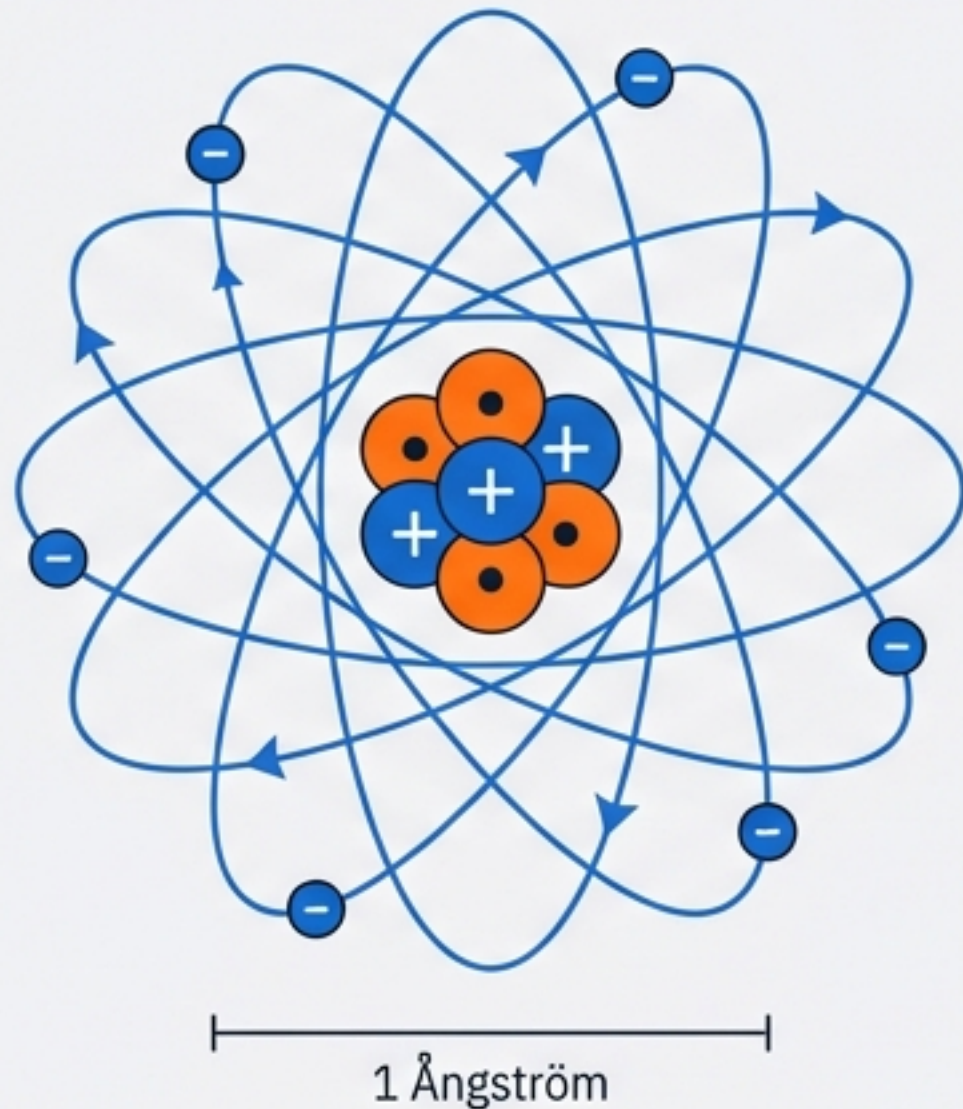
La lógica digital es el idioma silencioso que define nuestra era.

Objetivo: Transformar problemas abstractos en hardware funcional y optimizado.



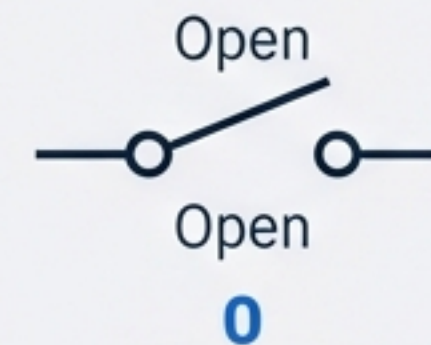
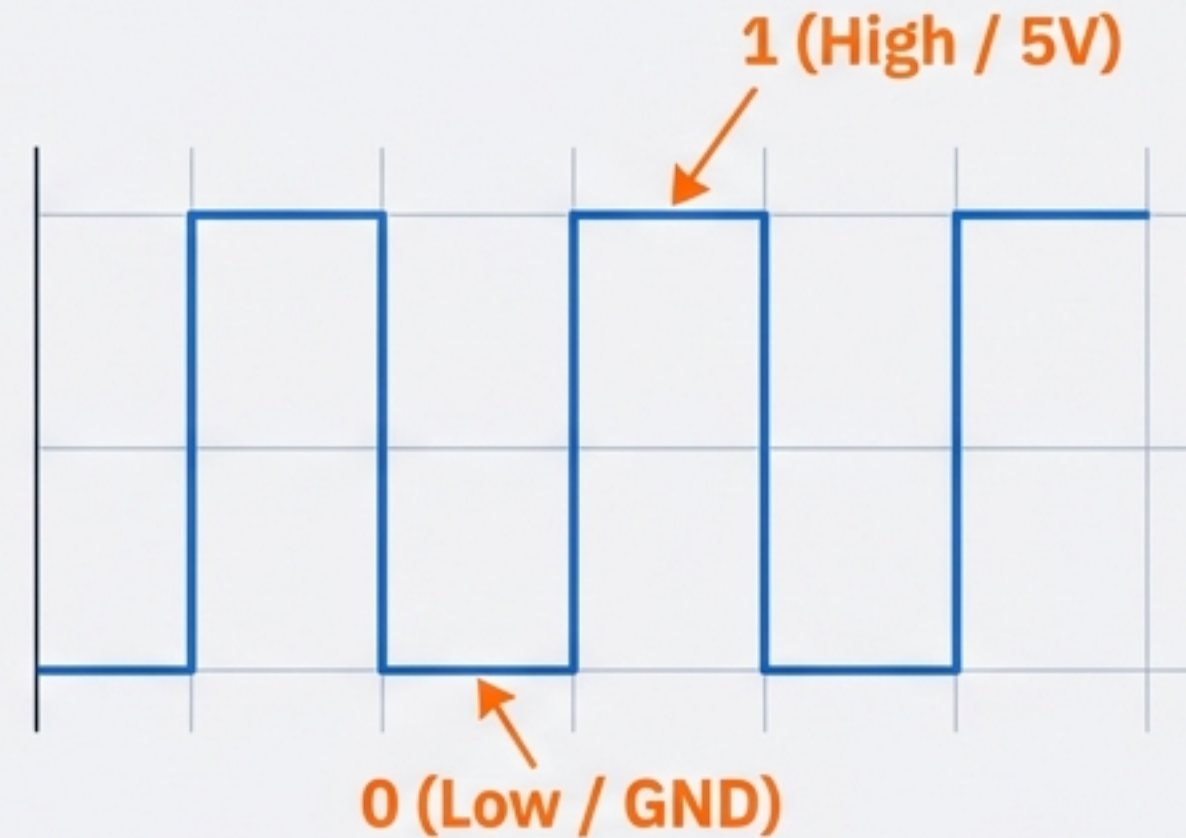
La Realidad Física del Binario

Micro / La Física



Abstracción

Macro / La Abstracción



Voltaje (V): Diferencia de potencial (Presión). 5V = '1', 0V = '0'.

Corriente (I): Flujo de electrones (Caudal).

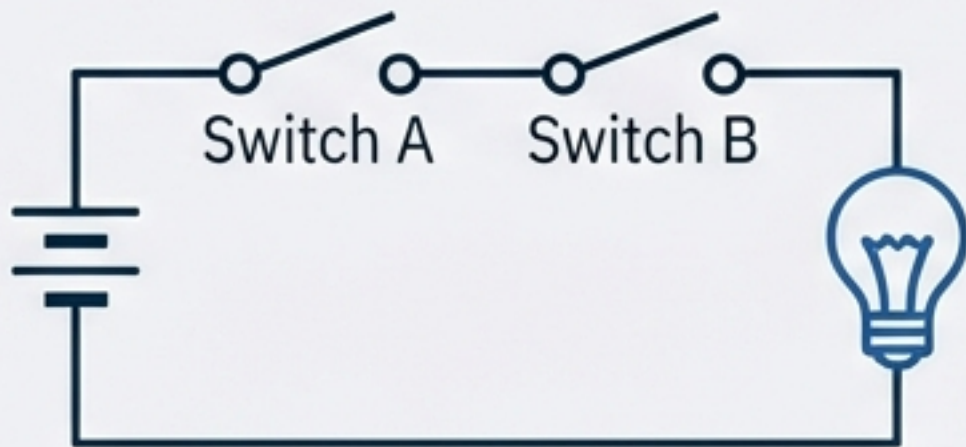
Los Bloques Constructores: Operaciones Básicas

AND (Multiplicación)



$$F = A \cdot B$$

Salida es 1 solo si **todas** las entradas son 1.

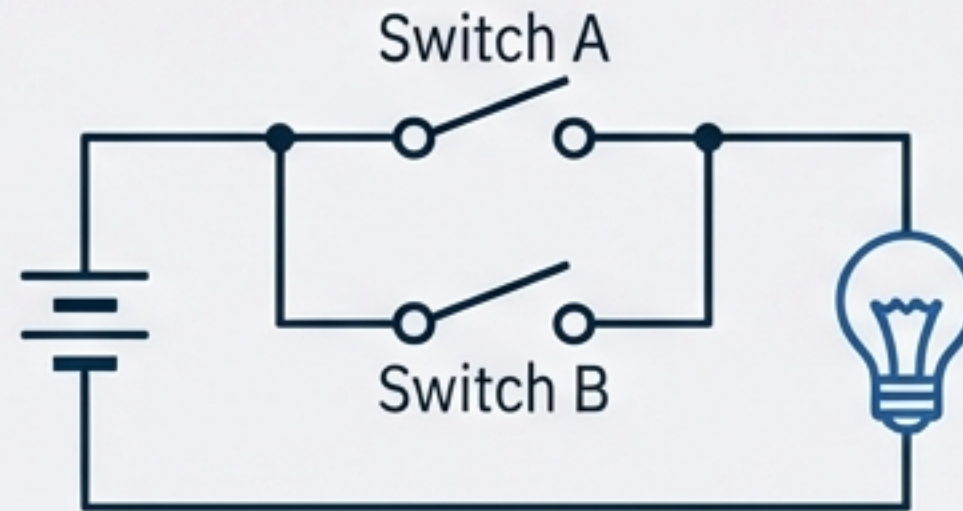


OR (Suma)

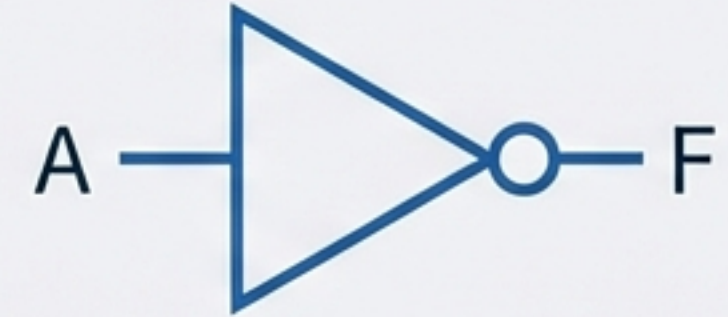


$$F = A + B$$

Salida es 1 si **al menos una** entrada es 1.

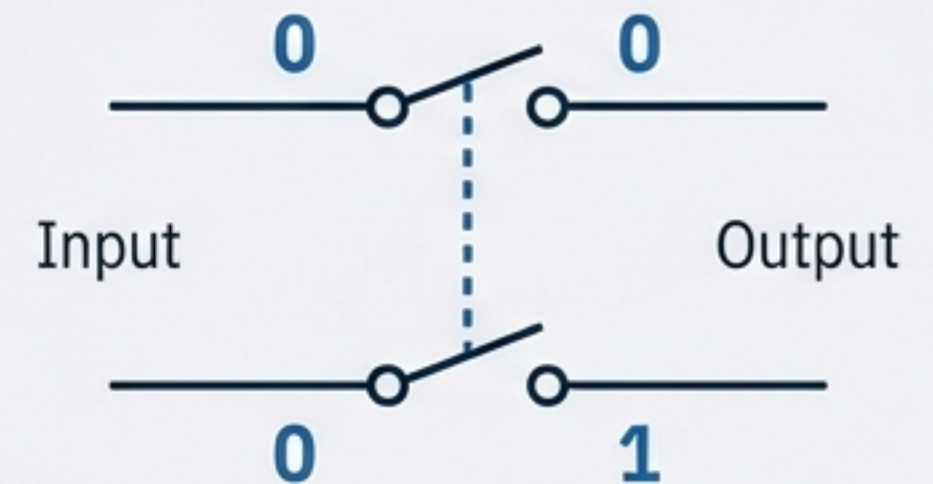


NOT (Inversión)



$$F = \bar{A}$$

Invierte el estado.
 $1 \rightarrow 0$; $0 \rightarrow 1$.

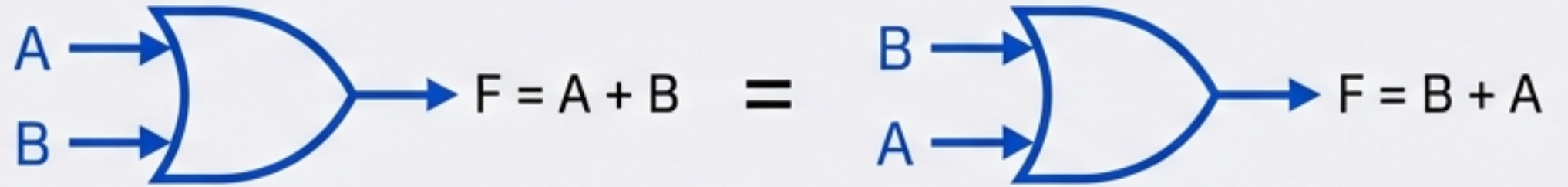


Postulados del Álgebra de Boole

Reglas matemáticas para la manipulación de variables binarias.

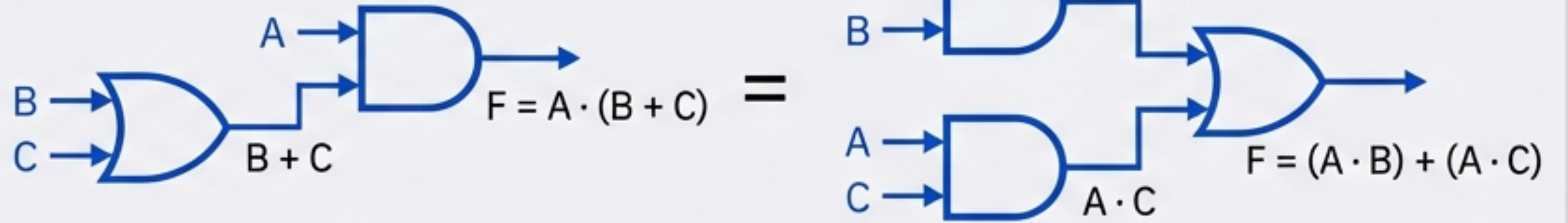
1. Ley Conmutativa

$$A + B = B + A$$



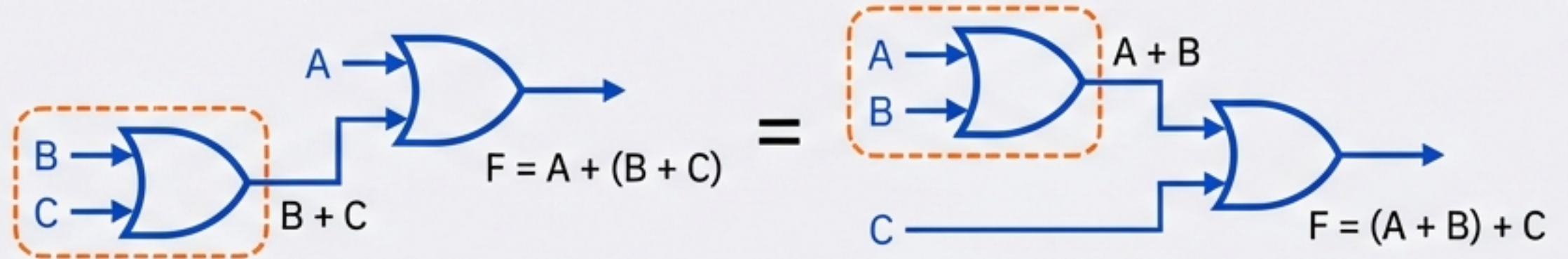
2. Ley Distributiva

$$A \cdot (B + C) = (A \cdot B) + (A \cdot C)$$



3. Ley Asociativa

$$A + (B + C) = (A + B) + C$$



Estas leyes permiten reorganizar circuitos sin alterar su función lógica.

Teoremas de De Morgan

Rompiendo la Barra

$$\overline{A \cdot B} \longrightarrow \overline{A} + \overline{B}$$

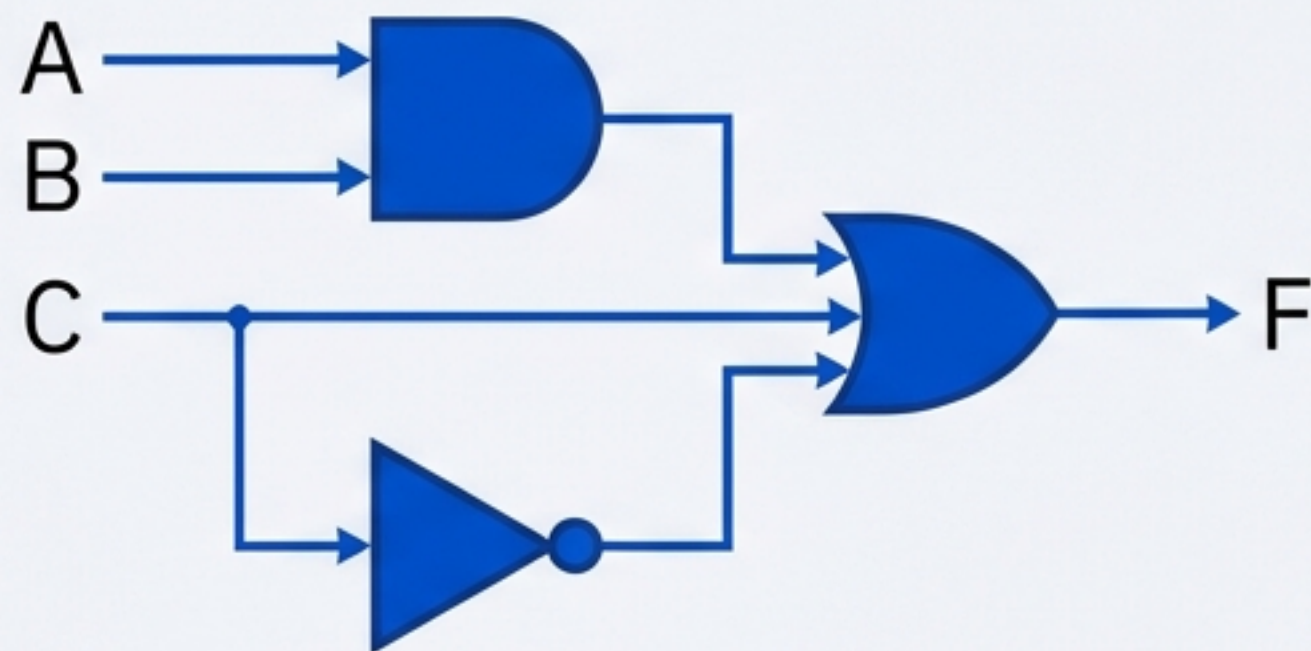
La negación de una conjunción es la disyunción de las negaciones.

$$\overline{A + B} \longrightarrow \overline{A} \cdot \overline{B}$$

La negación de una disyunción es la conjunción de las negaciones.

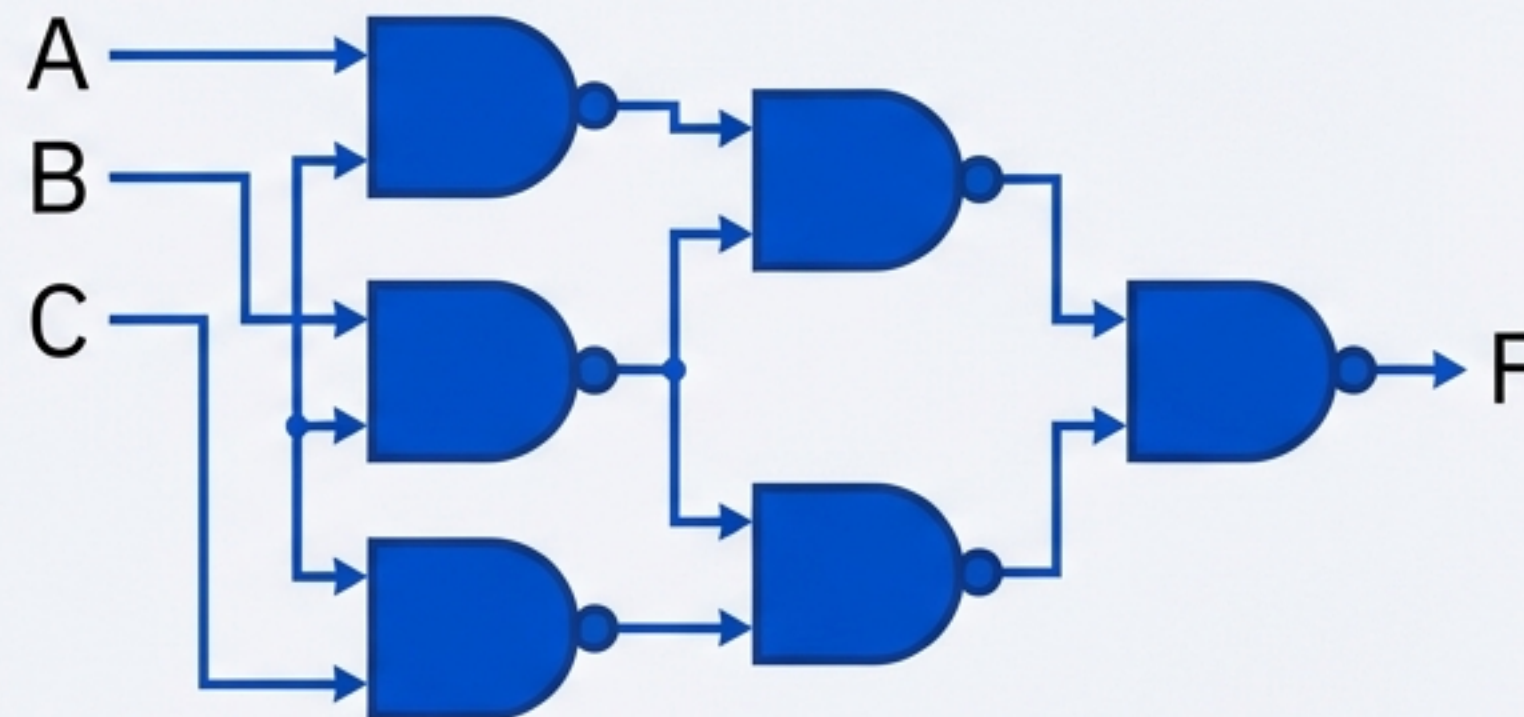
Aplicación Práctica: Optimización de Hardware

Diseño Mixto (Costoso)



- Múltiples tipos de chips
- Mayor inventario
- Ineficiente

Diseño Universal NAND (Eficiente)



- Un solo tipo de chip
- Estandarización
- Menor costo

Herramientas de Simplificación: Mapas de Karnaugh

Order from Chaos.

~~$(\bar{A}BC + A\bar{B}C + ABC + ABC\bar{C} + \bar{A}\bar{B}C + \dots)$
 $(\bar{A}BC + A\bar{B}C + ABC + ABC\bar{C} + \bar{A}\bar{B}C + \dots)$
 $(A\bar{B}\bar{C} + ABC + \bar{A}\bar{B}C + ABC + A\bar{B}C + \dots)$
 $(\bar{A}BC + A\bar{B}\bar{C} + ABC + ABC\bar{C} + \bar{A}\bar{B}C + \dots)$
 $(A\bar{B}C + A\bar{B}C + ABC + ABC\bar{C} + \bar{A}\bar{B}C + \dots)$
 $(\bar{A}\bar{B}\bar{C} + A\bar{B}C + ABC\bar{C} + ABC\bar{C} + A\bar{B}C + \dots)$~~

Propenso a errores humanos.

		AB			
		00	01	11	10
CD	00	0	0	0	0
	01	0	1	1	0
	11	0	1	1	1
	10	0	1	0	1

Reconocimiento visual de patrones.

Objetivo: Minimizar la expresión lógica (Suma de Productos) sin cálculos extensos.

La Estructura del Mapa y el Código Gray

Adyacencia:
Solo cambia 1 bit.

CD \ AB		00	01	11 → 10
AB	00			
	01			
	11			
	10			

Binario Natural: 00 -> 01 -> 10 (Cambian 2 bits: 1 y 0) -> 11
Código Gray: 00 -> 01 -> 11 (Solo cambia el segundo bit) -> 10

Reglas de Agrupamiento (Looping)

CD \ AB		00	01	11	10
00	0	0	0	0	0
01	1	1	1	1	1
11	1	1	1	1	1
10	1	0	0	0	1

Potencia de 2 ($2^2=4$).

Wrapping (Bordes conectados).

Maximizar tamaño del grupo.

Reglas:

- Solo potencias de 2 (1, 2, 4, 8, 16).
- Solo rectángulos o cuadrados (No diagonales).
- Objetivo: Cubrir todos los 1s con el menor número de grupos.

El Proceso de Diseño: Del Problema a la Solución



Paso 1 & 2: Definición y Verdad

Definición del Problema

Escenario: Sistema de Alarma.
Condición: La alarma (Z) suena si el Sensor A está encendido Y (el Sensor B O el Sensor C están apagados).

Variables:
A, B, C (Entradas), Z (Output).

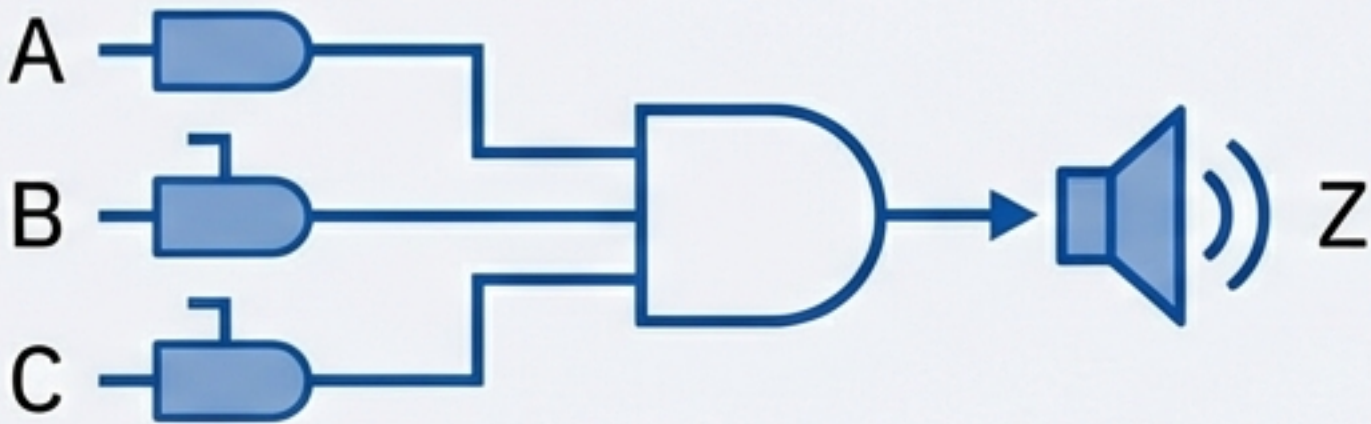


Tabla de Verdad

A	B	C	Output Z
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

Paso 3 & 4: Obtención y Reducción

Función Canónica (Cruda)

$$Z = A\overline{B}\overline{C} + A\overline{B}C + AB\overline{C}$$

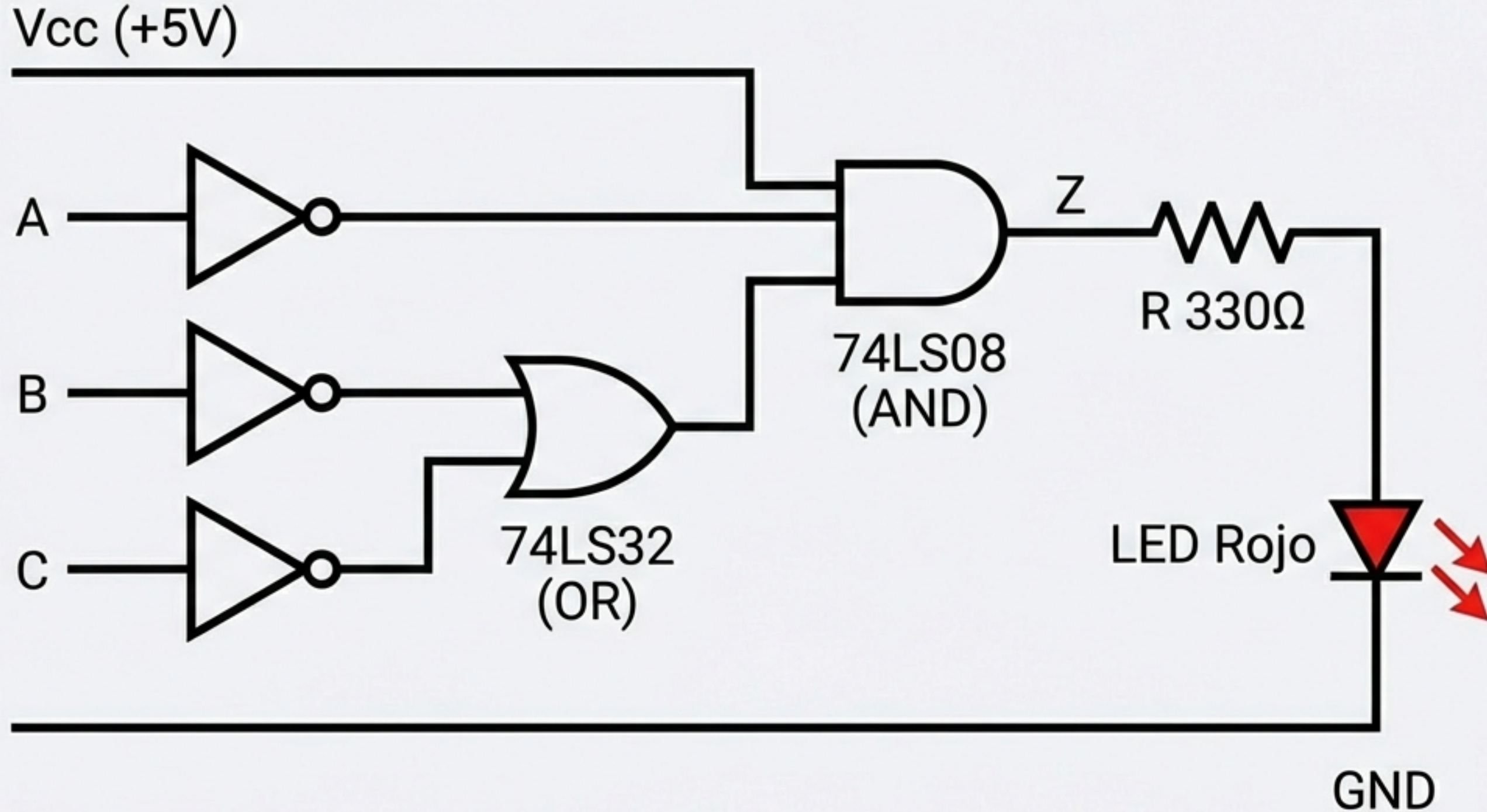
BC		A			
		00	01	11	10
A	0	0	0	0	0
	1	1	1	0	1



Función Simplificada:

$$Z = A(\overline{B} + \overline{C})$$

Paso 5: Implementación del Circuito



Mejores Prácticas y Verificación

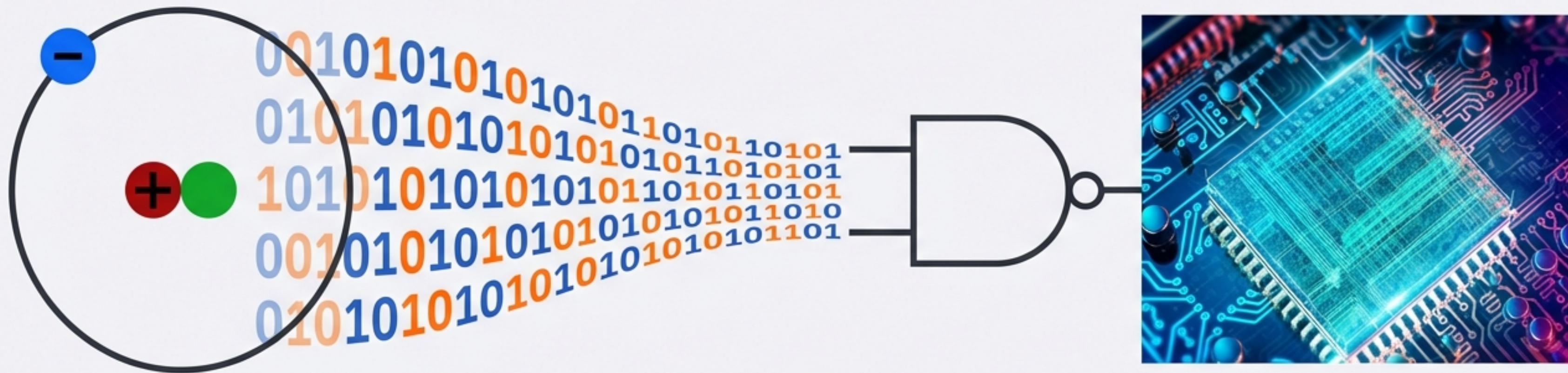


- **1. Verificar lógica:**
Cotejar resultados con la Tabla de Verdad.
- **2. Seguridad Eléctrica:**
Revisar niveles de voltaje (TTL vs CMOS).
- **3. Componentes Reales:**
Calcular resistencia de protección ($V = IR$).



Color	Forward Voltage
Infrared	1.6 V
Red	1.8 V to 2.1 V
Orange	2.2 V
Yellow	2.4 V
Green	2.6 V
Blue	3.0 V to 3.5 V
White	3.0 V to 3.5 V
Ultraviolet	3.5 V

Conclusión: El Arte de la Lógica



Voltaje → Álgebra de Boole → Mapas K → Diseño → Realidad.



El futuro digital
es de todos

MinTIC

¿Preguntas?